

1. 図1について、以下の問に答えよ。
 (1) 下線部に回路名を記入せよ。
 (2) 図中の () 内に端子の記号を記入せよ。
 (3) 直流電源 V_{CC} とエミッタの矢印を記入せよ。
 (4) これはPNPかNPNか。 : NPN

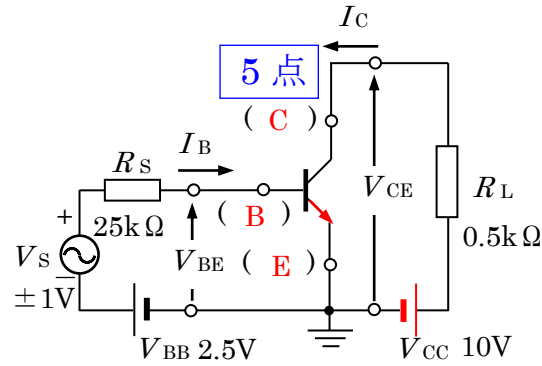


図1 エミッタ 接地 トランジスタ

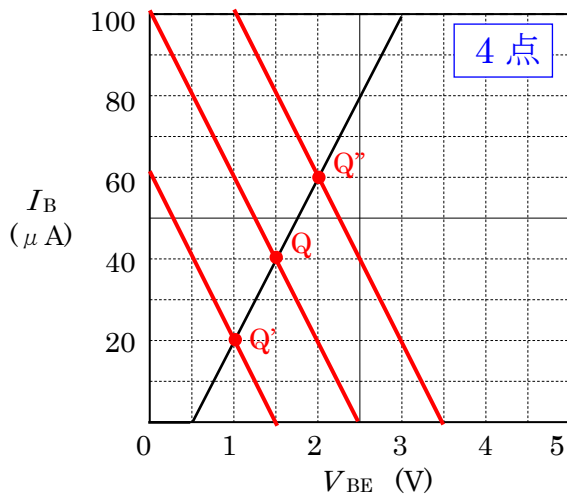


図2 入力特性

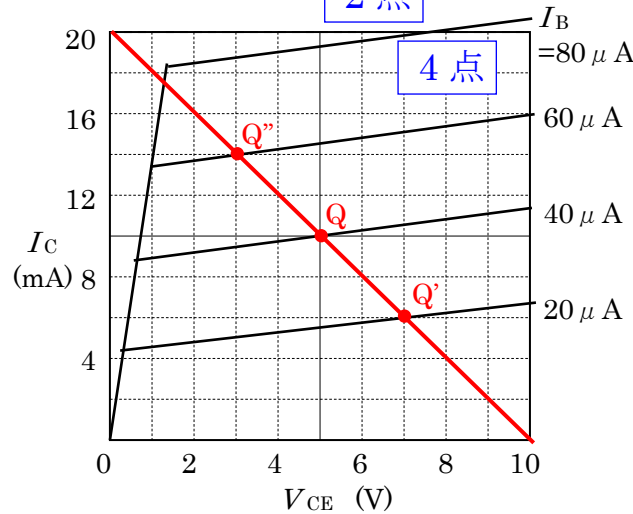


図3 出力特性

- (5) V_{BE} の端子から左を見た回路を描き、 I_B を V_S , R_S , V_{BB} , V_{BE} を用いて表せ。また、数値を代入した式を求めよ (数値を代入した式には単位を付けること!!)。

[V_{BE} の端子から左を見た回路] [記号で表した式] [数値を代入した式3個]

左図より

$$V_{BE} = V_{BB} + V_S - R_S I_B$$

$$I_B = -\frac{1}{R_S} V_{BE} + \frac{V_{BB} + V_S}{R_S}$$

$V_S = -1$: $I_B = -40V_{BE} + 60 (\mu A)$ [2点]

$V_S = 0$: $I_B = -40V_{BE} + 100 (\mu A)$ [2点]

$V_S = +1$: $I_B = -40V_{BE} + 140 (\mu A)$ [2点]

- (6) (5)で求めた式で $V_S = -1, 0, +1$ としたグラフを図2の入力特性の中に描き、対応する動作点 Q', Q, Q'' を図2中に記入せよ。これから下の場合におけるベース電流 I_B を求めよ。

- $V_S = -1V$ の場合 (Q') における I_B : $20 \mu A$
- $V_S = 0V$ の場合 (Q) における I_B : $40 \mu A$ [3点]
- $V_S = +1V$ の場合 (Q'') における I_B : $60 \mu A$

- (7) V_{CE} の端子から右を見た回路を描き、 I_C を V_{CC} , R_L , V_{CE} を用いて表せ。また、数値を代入した式を求めよ (数値を代入した式には単位を付けること!!)。

[V_{CE} の端子から右を見た回路] [記号で表した式] [数値を代入した式]

左図より

$$V_{CE} = V_{CC} - R_L I_C$$

$$I_C = -\frac{1}{R_L} V_{CE} + \frac{V_{CC}}{R_L}$$

数値を代入すると

$$I_C = -2V_{CE} + 20 (mA)$$

[2点] [2点] [2点]

- (8) (7)で求めた式のグラフを図3の出力特性の中に描き、対応する動作点 Q', Q, Q'' を図3中に記入せよ。これから下の場合におけるコレクタ電圧 V_{CE} とコレクタ電流 I_C を求めよ。

- $V_S = -1V$ の場合 (Q') における V_{CE} : $7V$ [3点] I_C : $6mA$
- $V_S = 0V$ の場合 (Q) における V_{CE} : $5V$ [3点] I_C : $10mA$ [3点]
- $V_S = +1V$ の場合 (Q'') における V_{CE} : $3V$ I_C : $14mA$

- (9) (8)の結果から電圧増幅度 $A_v = (V_{CE} \text{の振幅}) / (V_S \text{の振幅})$ および電流増幅度 $A_i = (I_C \text{の振幅}) / (I_B \text{の振幅})$ を求めよ。

電圧増幅度 $A_v = \frac{(7-3)/2V}{1V} = 2 \text{ 倍}$ [2点]

電流増幅度 $A_i = \frac{(14-6)/2mA}{20 \mu A} = 200 \text{ 倍}$ [2点]

- (10) (7)で求めた式は何と呼ばれるか。 : (直流) 負荷線 [2点]

2. 図4の回路について、以下の問いに答えよ。

- (1) このFETは何チャネルの何型FETか。

nチャネルデプリジョン型MOSFET [2点]

- (2) 図4の V_{GS} を V_{DD} , I_D , および抵抗の記号を用いて表せ。また、各素子値を代入した式も求めよ。

図より、ゲートには電流が流れないので

$V_{GS} = -R_3 I_D$ [3点]

I_D を mA で表し、各素子値を代入すると

$V_{GS} = -0.25 I_D$ [2点]

となる。

(参考) I_D を求めると

$I_D = -4V_{GS} [mA]$

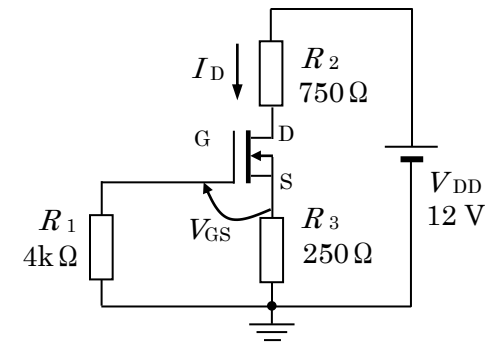


図4 FETのバイアス回路

令和5年度 電子回路学 I 後期定期試験 (01/26/24)

(3) 図5は $V_{GS}-I_D$ 特性である。(2)で得られた式のグラフを図5中に記入し、動作点Qを書き込め。また、無信号時の V_{GS} と I_D を求めよ。

$V_{GS} = -1V$ 2点

$I_D = 4mA$ 2点

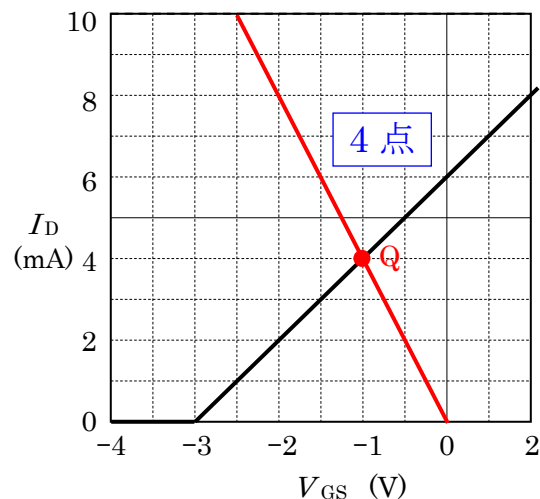


図5 $V_{GS}-I_D$ 特性

3. 図6の回路名を下線部に書き、以下の問いに答えよ。但し、電源は $V_{DD}=10V$, $V_{SS}=-5V$ とする。

- (1) 回路名を下線部に書け。
- (2) しきい値電圧 V_T は何Vか。

$V_T = \frac{V_{DD} + V_{SS}}{2} = \frac{10 - 5}{2} = 2.5(V)$ 3点

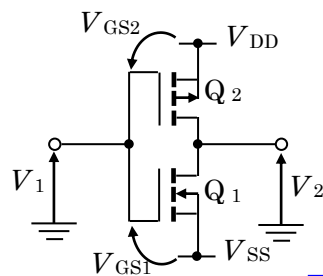


図6 CMOS インバータ 2点

V_{GS1} : 図より, $V_{GS1} = V_1 - V_{SS} = V_1 + 5$ V_{GS2} : 同様に, $V_{GS2} = V_1 - V_{DD} = V_1 - 10$
 $V_1 = 10V$ のとき: $V_{GS1} = 10 + 5 = 15(V)$ $V_1 = 10V$ のとき: $V_{GS2} = 10 - 10 = 0(V)$
 $V_1 = -5$ のとき: $V_{GS1} = -5 + 5 = 0(V)$ $V_1 = -5$ のとき: $V_{GS2} = -5 - 10 = -15(V)$

3点

3点

(4) 下の表を埋めよ。但し、 Q_1, Q_2 との欄はオンなら○でオフなら×で記入せよ。

V_1	V_{GS1}	V_{GS2}	Q_1	Q_2	V_2
-5V	0V	-15V	×	○	10V
10V	15V	0V	○	×	-5V

3点

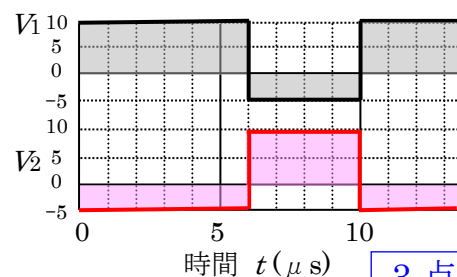
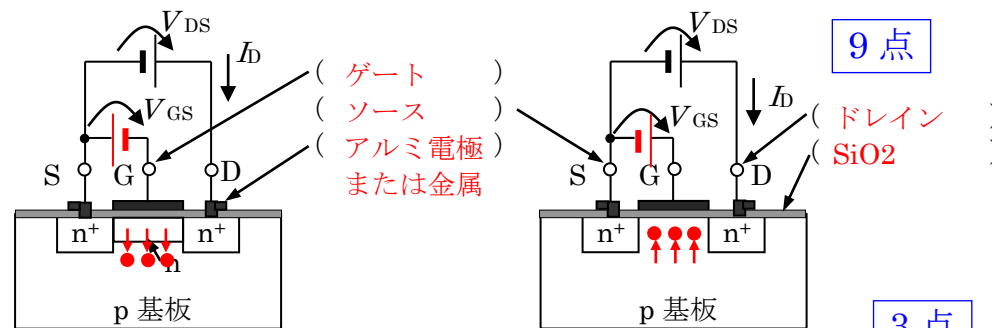


図7 各部の波形 3点

(5) 図7のような入力電圧を加えた場合の出力電圧を図7中に描け。

4. 図8について、以下の問いに答えよ。

(1) 下線部3箇所名称を書き、図中の括弧内に端子の名称を記入せよ。



(a) デプリションMOS FET (b) エンハンスメントMOS FET 9点

図8 n形チャンネル MOSFET の構造 3点

(2) 同図(a)中に $I_D=0$ するように V_{GS} を記入して、チャンネル内に電子を●で正孔を○で、その動きを矢印で記入し、動作を説明して I_D が流れなくなる理由を述べよ。 3点

ゲートGの下面にはnチャンネルが作られているので、 $V_{GS} < -2 \sim -3V$ 程度の負電圧にするとゲート下面のnチャンネル内の電子は追い出されて、キャリアがなくなるので I_D は流れなくなる。

(3) 同図(b)中に I_D を流すように V_{GS} を記入して、チャンネル内に電子を●で正孔を○で、その動きを矢印で記入し、動作を説明して I_D が流れる理由を述べよ。

ゲートGの下面にはnチャンネルが作られていないので、 $V_{GS} > 2 \sim 3V$ 程度の正電圧にするとゲートの下面に電子が集まり、この電子がチャンネルを形成して I_D が流れる。

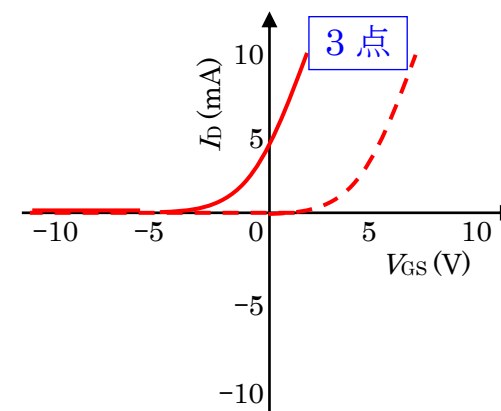
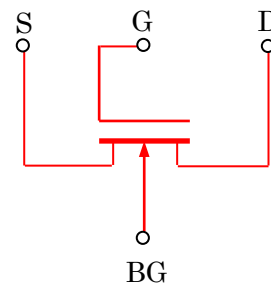


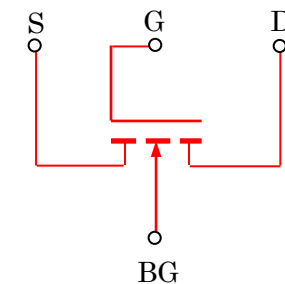
図9 $V_{GS}-I_D$ 特性 3点

(4) 図9に図8(a)と(b)の $V_{GS}-I_D$ 特性を描け。但し、図8(a)の特性は実線で、図8(b)の特性は破線で描け。
 (5) 図8(a)と(b)の回路記号をそれぞれ図10の(a)と(b)に描け。



2点

(a)の回路記号



2点

(b)の回路記号

図10 図8の回路記号

5年度 CI-3 電子回路学 I 後期定期試験は以下のような問題である。

(試験範囲 pp. 93-120, ppt ファイルの配布資料, ★レポート, およびノート) 出題者: 大田

1. MOSFET および CMOS に関する下の語句の説明や文章の穴埋め等ができること. ★★

金属-酸化膜-半導体, ゲート, ドレイン, ソース, チャネル, 反転層, 線形領域, ピンチオフ, 順飽和領域, 相互コンダクタンス g_m , n チャネル, p チャネル, デプリション型, エンハンスメント型, CMOS インバータ

2. エミッタ接地トランジスタの回路図を与えるので, 下の問いに答える【後期中間と同様】. ★★
(但し, 2 電源方式と固定バイアス方式のみで, 電流帰還バイアスや電圧帰還バイアスは出さない)

(1)各部の電圧や電流を求める.

(2)負荷線を求める回路を描いて, 記号の式と素子値を代入した負荷線の式を導出する.

(3)トランジスタの入力特性や出力特性を与えるので, 負荷線を描いて動作点 Q を作図し, ベース電流 I_B , コレクタ電流 I_C , 出力電圧 V_{CE} を求める. また, 動作点の移動 Q', Q" から電圧電流の変化分と増幅度を求める.

☆今回は入力特性も与える

3. n チャネルか p チャネルのデプリション型かエンハンスメント型の MOSFET の構造図を与えるので, MOSFET がオン (オフ) する条件を判断して, そのときの等価回路を描いて各部の電圧を計算して波形が描けること. $V_{GS}-I_D$ 特性 (伝達特性) が描けること.

4. FET のバイアス回路から V_{GS} を V_{DD} , I_D , および抵抗の記号を用いて表し, 伝達特性に計算したグラフ (直線) が描けること★★

5. CMOS インバータの回路図を与えるので, 各 MOSFET がオン (オフ) する条件を判断して, そのときの等価回路を描いて各部の電圧を計算して波形が描けること. ★★

★★各自, 配布資料の穴埋め, 演習問題, ★レポートをもう一度, 何も見ずに解いてみること. ★★

以上を何も見ずに全て解けるようになれば, 90 点以上は取れる問題を出す.

普段できないことは, 試験でもできません! 必ず, 各自解いてみること!