

令和5年度 電子回路学 後期定期試験問題 (01/29/24)

1. 図1の回路について、以下の間に答えよ。

- (1) 回路名を下線部に書き、図2に  $h_{ie}$  と  $h_{fe}$  を用いた等価回路を描け。
- (2) 入力インピーダンス  $R_i$  と電圧利得  $A_v$  を導出せよ。

図より

$$V_1 = h_{ie} I_1 + (1 + h_{fe}) I_1 R_L \quad (1)$$

従って、入力インピーダンス  $R_i$  は

$$R_i = \frac{V_1}{I_1} \quad (2)$$

$$= h_{ie} + (1 + h_{fe}) R_L \quad (4点)$$

となる。次に、 $V_2$  は

$$V_2 = (1 + h_{fe}) I_1 R_L \quad (3)$$

で表されるので、電圧利得  $A_v$  は

$$A_v = \frac{V_2}{V_1} \quad (4)$$

$$= \frac{(1 + h_{fe}) R_L}{h_{ie} + (1 + h_{fe}) R_L} \approx 1$$

となる。

4点

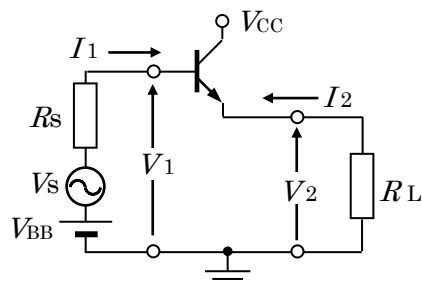


図1 エミッタホロワ 3点

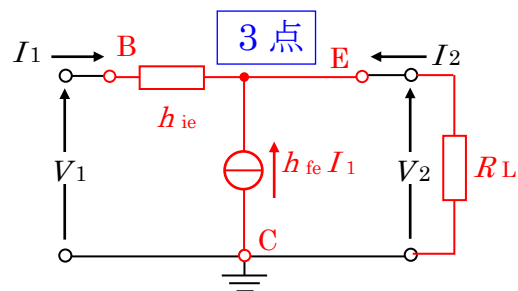


図2  $h_{ie}$  と  $h_{fe}$  を用いた等価回路

2. 図3の回路名を下線部に書き、以下の問いに答えよ。但し、電源は  $V_{DD}=5V$ ,  $V_{SS}=0V$  とする。

- (1)  $V_{GS1}$  と  $V_{GS2}$  を式で表し、 $V_1=5V$  のときと  $0V$  のときの値をそれぞれ求めよ。

$V_{GS1}$  :

図より、 $V_{GS1} = V_1 - V_{DD} = V_1 - 5 (V)$

$V_1 = 5V$  のとき :  $V_{GS1} = 5 - 5 = 0 (V)$  4点

$V_1 = 0V$  のとき :  $V_{GS1} = 0 - 5 = -5 (V)$

$V_{GS2}$  :

同様に、 $V_{GS2} = V_1 - V_{SS} = V_1 (V)$

$V_1 = 5V$  のとき :  $V_{GS2} = 5 (V)$

$V_1 = 0V$  のとき :  $V_{GS2} = 0 (V)$

4点

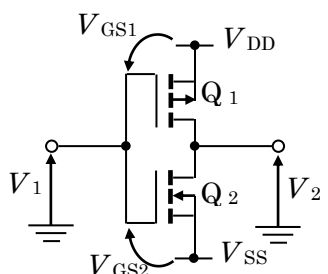


図3 CMOS インバータ 3点

- (2) 表1の空欄を埋めよ。但し、 $Q_1$ ,  $Q_2$  との欄はオンなら○でオフなら×で記入せよ。

表1 図3の動作表

$V_1$	$V_{GS1}$	$V_{GS2}$	$Q_1$	$Q_2$	$V_2$
5V	0V	5V	×	○	0V
0V	-5V	0V	○	×	5V

4点

3. 図4の回路について、以下の問いに答えよ。

- (1) 図のFETは何チャネルの何FETか。

nチャネル接合形FET

3点

- (2) 図の  $V_{GS}$  を  $V_{DD}$ ,  $I_D$ , および抵抗の記号を用いて表せ(各素子値を代入した式も求める)。

図より、ゲートには電流が流れないので

$$V_{GS} = -R_3 I_D \quad (4点)$$

$I_D$  を mA で表し、各素子値を代入すると

$$V_{GS} = -0.25 I_D \quad (4点)$$

となる。

(参考)  $I_D$  を求めると

$$I_D = -4 V_{GS} [mA]$$

- (3) 図5は  $V_{GS} - I_D$  特性である。(2)で得られた式のグラフを図中に記入し、動作点Qを書き込め。また、無信号時の  $V_{GS}$  と  $I_D$  を求めよ。

$$V_{GS} = -1 V \quad (3点)$$

$$I_D = 4 mA \quad (3点)$$

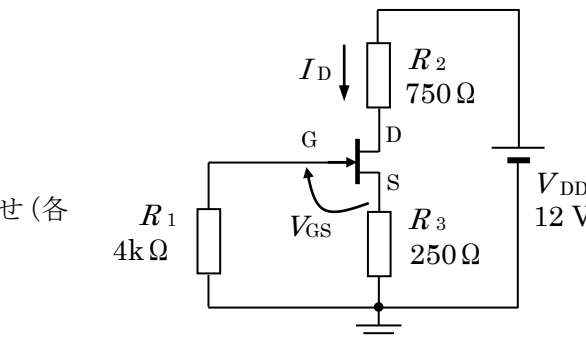


図4 FETのバイアス回路

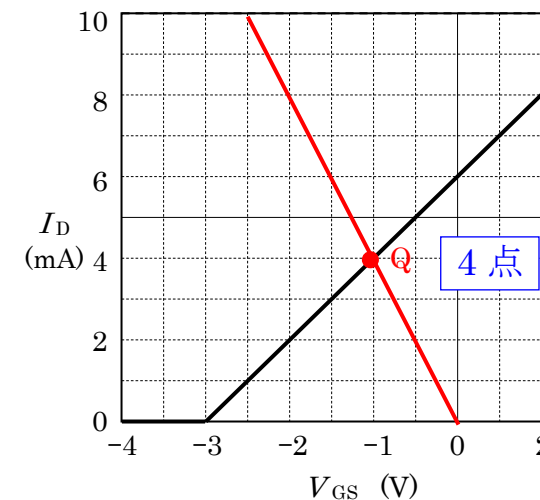
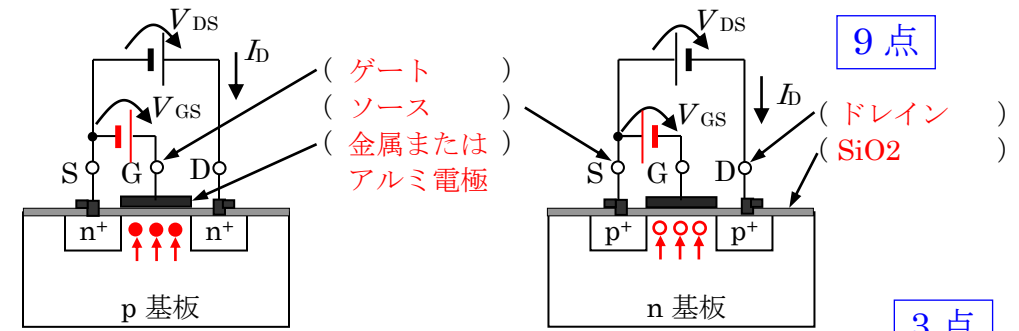


図5  $V_{GS} - I_D$  特性

4. 図6について、以下の問いに答えよ。

(1) 下線部に FET の名称を書き、図中の括弧内に端子等の名称を記入せよ。



(a) n チャンネル MOS FET (b) p チャンネル MOS FET

図6 FETの構造と動作原理

(2) 同図(a) 中に  $I_D$  を流すように  $V_{GS}$  を記入して、チャンネル内に電子を●で正孔を○で、その動きを矢印で記入し、動作を説明して  $I_D$  が流れる理由を述べよ。

ゲートGの下面にはnチャンネルが作られていないので、 $V_{GS} > 2 \sim 3V$  程度の正電圧にするとゲートの下面に電子が集まり、この電子がチャンネルを形成して  $I_D$  が流れる。

(3) 同図(b) 中に  $I_D$  を流すように  $V_{GS}$  を記入して、チャンネル内に電子を●で正孔を○で、その動きを矢印で記入し、動作を説明して  $I_D$  が流れる理由を述べよ。

ゲートGの下面にはpチャンネルが作られていないので、 $V_{GS} < -2 \sim -3V$  程度の負電圧にするとゲートの下面に正孔が集まり、この正孔がチャンネルを形成して  $I_D$  が流れる。

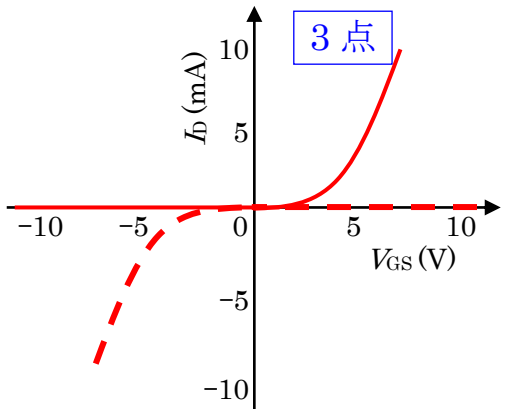


図7  $V_{GS}-I_D$  特性

(4) 図7に図6(a)と(b)の  $V_{GS}-I_D$  特性を描け。但し、図6(a)の特性は実線で、図6(b)の特性は破線で描け。

(5) 図6(a)と(b)の回路記号をそれぞれ図8の(a)と(b)に描け。

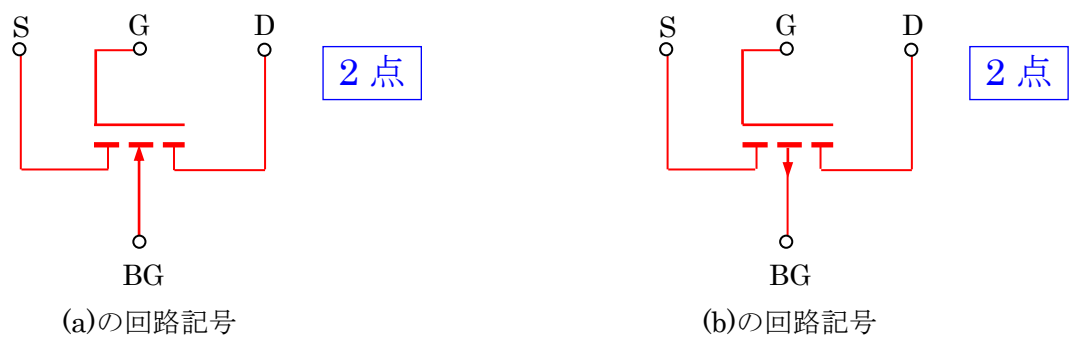


図8 図6の回路記号

5. 図9について、以下の問いに答えよ。

(1) 下線部に回路名を記入せよ。

(2) しきい値電圧  $V_T$  を求めよ。

$$V_T = \frac{V_{DD} + V_{SS}}{2} = 2.5V$$

(3) 下の素子名を下線部に書け。

$Q_1$ : n チャンネル MOSFET

$Q_3$ : p チャンネル MOSFET

(4)  $Q_5 \sim Q_8$  の動作を説明せよ。

$Q_5$  と  $Q_6$ ,  $Q_7$  と  $Q_8$  とでインバータを構成し、 $Y = X$  と信号は同じになるが、出力  $Y$  は  $X$  の出力より多くの電流を流せるバッファの働きをする。

(5) 入力  $A = 0V$ ,  $B = 5V$  とした場合で、 $Q_1 \sim Q_4$  のスイッチ状態を図10に描いて途中の電圧  $X$  を求めよ。

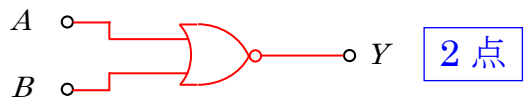
電圧  $X = 0V$

(6) 表1の空欄を埋めよ。但し、簡単のため、0Vは“0”で、5Vは“1”で表し、スイッチ状態はオンで○、オフは×で表す。

表2 図9の動作表

入力	A	B	スイッチ状態				途中 X	スイッチ状態				出力 Y
			$Q_1$	$Q_2$	$Q_3$	$Q_4$		$Q_5$	$Q_6$	$Q_7$	$Q_8$	
0	0	0	×	×	○	○	1	○	×	×	○	1
0	1	0	×	○	×	○	0	×	○	○	×	0
1	0	0	○	×	○	×	0	×	○	○	×	0
1	1	0	○	○	×	×	0	×	○	○	×	0

(7) 入力  $A$ ,  $B$  と出力  $Y$  の関係を論理回路で描け。



2点

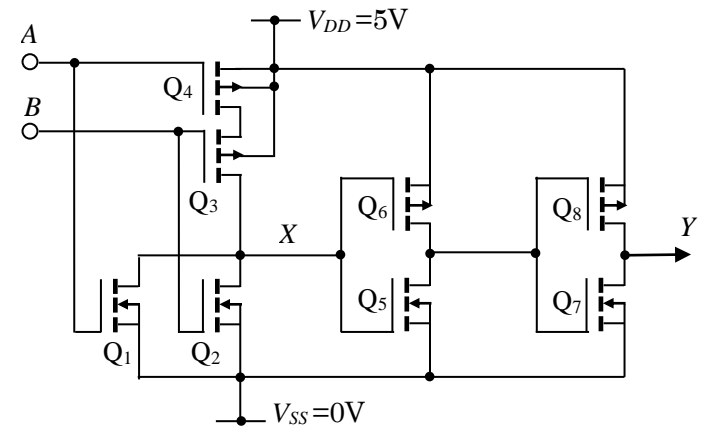


図9 C-MOS NOR 回路

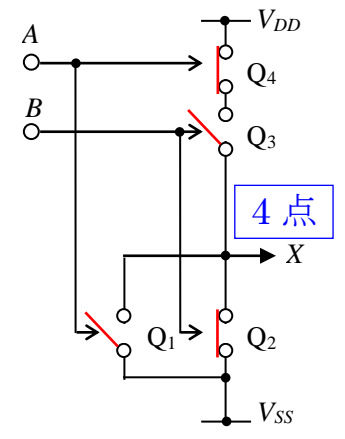


図10 スイッチで表した回路

## 令和5年度 電子回路学 後期定期試験は以下のような問題である。

(試験範囲 7章(pp. 112-116), 8章(pp. 131-148), CMOS(教科書にない). ★小テスト, 配布資料, およびノート) 出題者: 大田

1. エミッタホロワ (負帰還増幅回路) の回路図を与えるので次の問に答える(p.112). ★★
  - (1) 回路名を書く(エミッタホロワ, コレクタ接地増幅回路)(エミッタホロワ回路は不可).
  - (2) トランジスタを  $h_{ie}$  と  $h_{fe}$  の等価回路で描く.
  - (3) 各部の電圧(電流)を求め, 電圧(電流)増幅度と入(出)カインピーダンス  $Z_i$  ( $Z_o$ ) を求める.
2. 電界効果トランジスタ (FET) の原理図を与えるので次の問に答える(p.131~). ★★
  - (1) FET名を書く(nチャネルかpチャネルか, 接合形かMOS形かでどう違うかを判断できること).
  - (2) ゲート電圧  $V_{GS}$  で電子●や正孔○がどう動くかを描いて, 電流が流れるか・流れないかを説明する.
  - (3) FETの動作から伝達特性( $V_{GS}-I_D$ 特性)を概略描ける.
  - (4) FETの原理図を回路記号で描ける(n・pチャネルか, 接合形・MOS形かの判断).
3. FETのバイアス回路, 伝達特性 ( $V_{GS}-I_D$  特性), 出力特性 ( $V_{DS}-I_D$  特性) を与えるので次の問に答える(p.138)【トランジスタの場合と同様】. ★★
  - (1) FET名を書く(nチャネル, pチャネル)(接合形, MOS形) FET.
  - (2) 負荷線を求める回路を描き, 負荷線 ( $V_{GS}$  や  $I_D$ ) の式を求める.
  - (3) 伝達特性 ( $V_{GS}-I_D$  特性) や出力特性 ( $V_{DS}-I_D$  特性) 上に負荷線と動作点を描く.
  - (4) 動作点から, 無信号時の  $V_{GS}$ ,  $V_{DS}$ ,  $I_D$  を求める,
  - (5) 動作点の移動から電圧増幅度を求める.
  - (6) FETの等価回路を  $g_m$  と  $r_d$  で表し, 各部の電圧(電流)を求め, 増幅度や入(出)カインピーダンスを求める.
4. C-MOS回路(インバータ, NAND回路, NOR回路)を与えるので次の問に答える(教科書にない). ★★
  - (1) 電源電圧 ( $V_{DD}$ ,  $V_{SS}$ ) から, しきい値電圧  $V_T$  を求め, 各 MOSFET の  $V_{GS}$  の式を求め, 各 MOSFET スイッチのオン・オフを判断して, 入力電圧と出力電圧の関係を求める.
  - (2) 入力波形を与えるので, 出力電圧波形を描く.
  - (3) 入出力電圧の関係から, 論理回路図 (NOT, NAND, NOR) で描く.

★★各自, 配布資料, ★小テストをもう一度, 何も見ずに解いてみること. ★★

以上を何も見ずに全て解けるようになれば, 90点以上は取れる問題を出す.  
普段できないことは, 試験でもできません! 必ず, 各自解いてみることに!